AZMMAXVT1 シリーズ

取扱説明書

この度は、CPLD モジュールボード AZMMAXVT1 シリーズをお買い上げいただきありがとうございます。本ボードはアルテラ社の CPLD　MAX V シリーズ(5M570Z)を用いた CPLD ボードです。54mm×48mm の小型基板に CPLD ・ JTAG(USB Blaster 接続コネクタ),水晶発振器(14.7456MHz),汎用 DIPSW(4 極）,汎用 LED(4 ヶ）を実装しています。CPLD の IO 端子はピンヘッダ用スルーホール(2.54mm ピッチ 40pin コネクタ取り付け用×2 ヶ）に引き出してありますので、汎用のユニバーサル基板に簡単に接続することが可能です。

注意事項：

　本製品は、民生用の一般電子部品を使用しています。航空・宇宙等人命、事故にかかわる特別な品質､信頼性が要求される用途でのご使用はご遠慮ください。

　半導体製品は、誤った使用方法や、静電気によって容易に破損・故障いたします。製品の取り扱いには十分お気をつけ下さい。

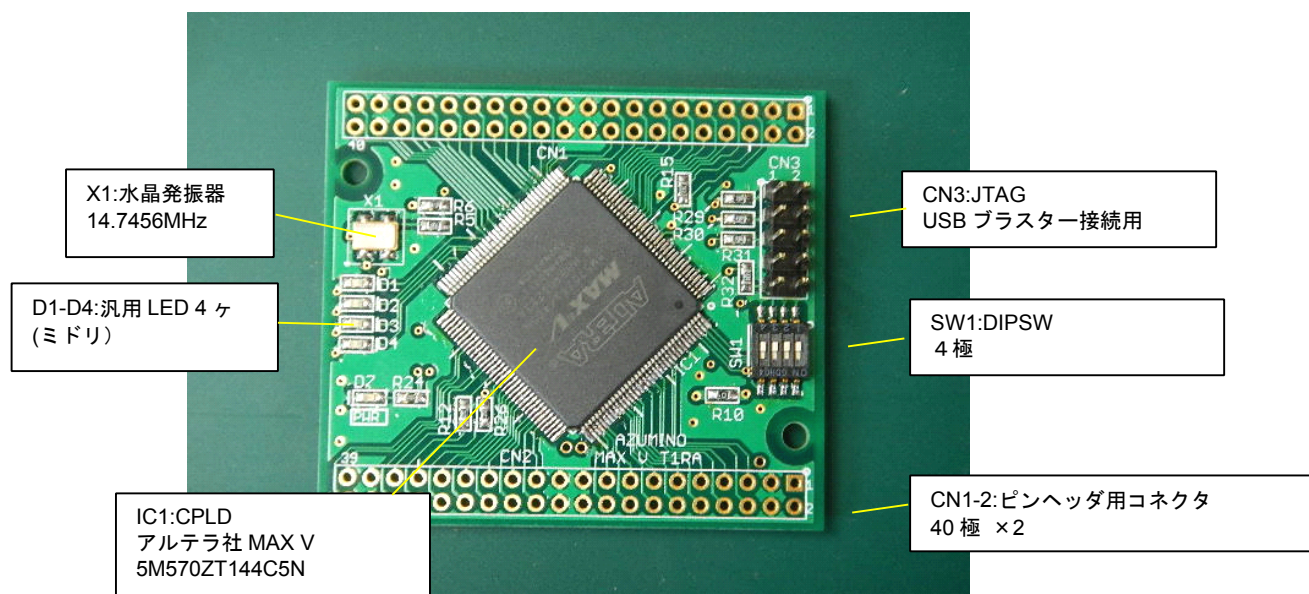
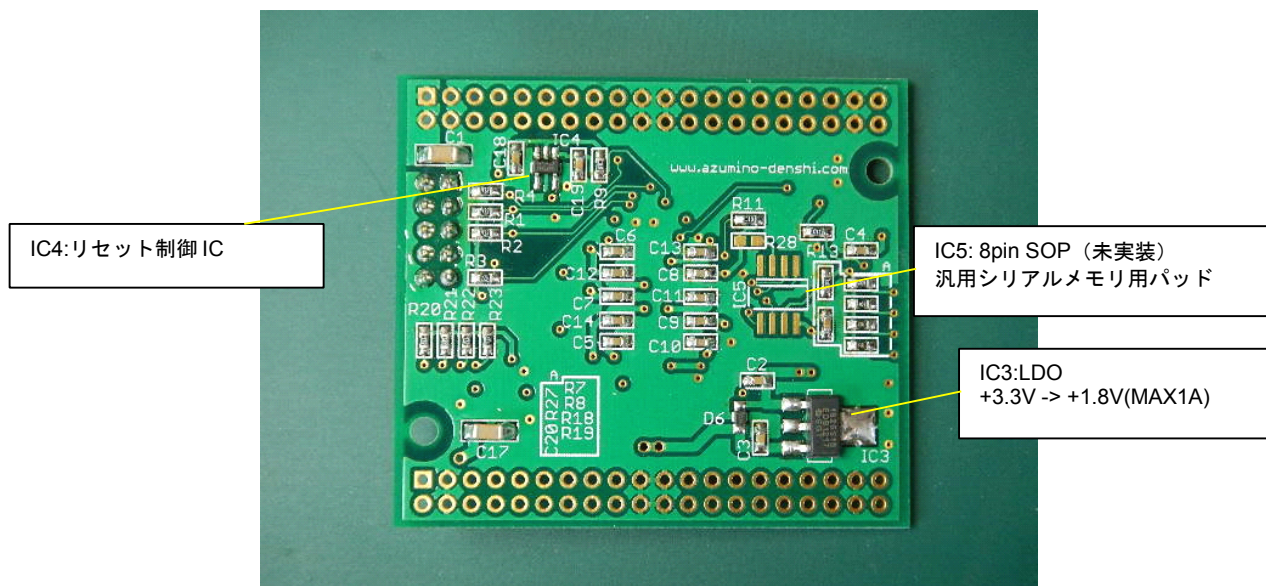
アルテラ製 CPLD の詳細仕様は、メーカホームページをご覧ください。

http://www.altera.co.jp/

1. 製品の内容

本パッケージには以下の物が含まれています。万一不足等がありましたら安曇野電子にご連絡ください。

CPLD ボード	1 ケ
回路図	1 枚
説明書（本書）	1 式

2. 製品仕様と部品構成

A 面

B 面

IC1	5M570ZT144C5N	ALTERA CPLD(MAX V シリーズ)
IC3	MCP1826S-1802E	Microchip LDO +3.3V → +1.8V (Max 1A)
IC4	BD4829	Rohm リセット制御 IC
IC5	シリアルメモリデバイス	Microchip 社他の SOP 8pin シリアルメモリデバイスを実装可能
X1	水晶発振器	14.7456MHz (+3.3V CMOS 出力)
SW1	DIPSW	4 極 DIP SW（全極 FPGA IO 端子に接続済み）
D1-D4	LED(ミドリ)	汎用 LED(FPGA IO 端子に接続済み)
D7	LED(ミドリ)	電源 LED
CN1 / CN2	ユーザ用コネクタ	2.54mm ピッチ 2×20 pin (40pin)
CN3	JTAG コネクタ	アルテラ純正プログラマ ByteBlasterII /USB Blaster の接続可能。

CPLD の概要

デバイス名	5M570ZT144C5N
LE 数	570
等価マクロセル数	440
ユーザフラッシュメモリ	8192
グローバルクロック	4 本
ユーザ IO 数	60 本（内入力専用端子 3 本）

※ユーザ IO 数は、ピンヘッダ用スルーホールに引き出し済みの本数

コネクタピン配置

CN1

Pin 番号	種別	CPLD Pin 番号	説明
1	VCC_A	–	+3.3V
2	VCC_A	–	+3.3V
3	GND	–	
4	GND	–	
5	I/O	16	汎用 IO
6	I	20	入力専用端子
7	I/O	21	汎用 IO
8	I/O	22	汎用 IO
9	I/O	23	汎用 IO
10	I/O	24	汎用 IO
11	I/O	27	汎用 IO
12	I/O	28	汎用 IO
13	I/O	29	汎用 IO
14	I/O	30	汎用 IO
15	I/O	31	汎用 IO
16	I/O	32	汎用 IO
17	I/O	37	汎用 IO
18	I/O	38	汎用 IO
19	GND	–	
20	GND	–	
21	GND	–	
22	GND	–	
23	I/O	39	汎用 IO
24	I/O	40	汎用 IO
25	I/O	41	汎用 IO
26	I/O	42	汎用 IO
27	I/O	43	汎用 IO
28	I/O	44	汎用 IO
29	I/O	45	汎用 IO
30	I/O	48	汎用 IO
31	I/O	49	汎用 IO
32	I/O	50	汎用 IO
33	I/O	51	汎用 IO
34	I/O	52	汎用 IO
35	I/O	53	汎用 IO
36	I/O	55	汎用 IO
37	GND	–	
38	GND	–	
39	I/O	57	汎用 IO
40	I/O	58	汎用 IO

CN2

Pin 番号	種別	CPLD Pin 番号	説明
1	VCC_B	–	+3.3V （注1）
2	VCC_B	–	+3.3V （注1）
3	GND	–	
4	GND	–	
5	I/O	133	汎用 IO (注2)
6	I/O	132	汎用 IO (注2)
7	I/O	129	汎用 IO (注2)
8	I/O	127	汎用 IO (注2)
9	I/O	125	汎用 IO (注2)
10	I/O	122	汎用 IO (注2)
11	I/O	121	汎用 IO (注2)
12	I/O	120	汎用 IO (注2)
13	I/O	119	汎用 IO (注2)
14	I/O	118	汎用 IO (注2)
15	I/O	113	汎用 IO (注2)
16	I/O	112	汎用 IO (注2)
17	I/O	111	汎用 IO (注2)
18	I/O	110	汎用 IO (注2)
19	GND	–	
20	GND	–	
21	GND	–	
22	GND	–	
23	I/O	104	汎用 IO (注2)
24	I/O	103	汎用 IO (注2)
25	I/O	102	汎用 IO (注2)
26	I/O	101	汎用 IO (注2)
27	I/O	98	汎用 IO (注2)
28	I/O	97	汎用 IO (注2)
29	I/O	96	汎用 IO (注2)
30	I/O	95	汎用 IO (注2)
31	I/O	94	汎用 IO (注2)
32	I/O	93	汎用 IO (注2)
33	I	91	入力専用端子 (注2)
34	I	89	入力専用端子 (注2)
35	I/O	87	汎用 IO (注2)
36	I/O	86	汎用 IO (注2)
37	GND	–	
38	GND	–	
39	I/O	81	汎用 IO (注2)
40	I/O	80	汎用 IO (注2)

CN3

Pin 番号	説明
1	TCK
2	GND
3	TDO
4	VCC(+3.3V)
5	TMS
6	
7	
8	
9	TDI
10	GND

※注 1：CN2 の 1pin 2pin (VCC_B)は CN2 の 5pin～40pin の I/O 電源として使用することが可能です。

全 I/O 端子を DC+3.3V で使用する場合、VCC_A / VCC_B には DC+3.3V を給電してください。

CN2 の 5pin～40pin を DC+3.3V 以外の IO 電圧で使用する場合、R10 (0Ω抵抗）を取り外し、VCC_A に DC+3.3V ,VCC_B には CN2 の 5pin～40pin の IO ピンで使用する電圧を給電してください。

※注 2：I/O 電圧を可変できる I/O 端子。

LED / SW

汎用 LED ピン配置表

部品番号	種別	CPLD Pin 番号	説明
D1	LED(緑)	59	汎用 LED1
D2	LED(緑)	62	汎用 LED2
D3	LED(緑)	63	汎用 LED3
D4	LED(緑)	66	汎用 LED4

汎用 DIP SW ピン配置表

SW1　4 極 DIP SW

スイッチ番号	CPLD Pin 番号	説明
1	144	汎用 SW1
2	143	汎用 SW2
3	142	汎用 SW3
4	141	汎用 SW4

汎用 シリアルメモリデバイス ピン配置表

IC5　汎用シリアルメモリデバイス

※　本基板には、シリアルメモリデバイスは実装されておりません。

スイッチ番号	CPLD Pin 番号	説明
1	67	SPI_SO
2	68	SPI_CS
3	69	SPI_SCK
4	70	SPI_SI

水晶発振器

本基板には、ユーザが使用できる汎用水晶発振器を実装しています。

発振周波数：14.7456MHz

水晶発振器出力は CPLD の 18pin に接続されています。

使用上の注意事項

1. 電源電圧について：本基板の電源電圧は DC+3.3V です。十分安定化された DC+3.3V を CN1 / CN2 の 1/2pin より供給してください。詳細な電源電圧規定は MAX V データシート（アルテラ社）をご覧ください。

2. CPLD コア電源(DC +1.8V)はオンボードレギュレータ(LDO)で生成されます。LDO デバイスの放熱特性の関係上、常温(+25℃)での使用時　コア電源の消費電流は 500mA を上限としてください。

3. 消費電流について：本製品のようなプログラマブルデバイスは IC 内部に構成される論理回路によって消費電流が大きく異なります。消費電流は、コンパイラ(QuartusII)の Powerplay Power analyzer 機能を用いて見積もる事が可能です。

4. ユーザロジックを CPLD に書き込む前に、ピン配置、入出力等を十分に確認してください。誤ったピン配置・入出力の間違いがあった場合、CPLD IC や本基板に接続されている部品に致命的な故障を引き起こす事があります。

AZMMAXVT1　基板寸法図